

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Kesatoshi TAKEUCHI, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: OVERLAY OF PLURAL IMAGES

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS

WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

| <u>COUNTRY</u> | <u>APPLICATION NUMBER</u> | <u>MONTH/DAY/YEAR</u> |
|----------------|---------------------------|-----------------------|
| Japan | 2000-066262 | March 10, 2000 |

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland

Registration Number 21,124



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)



CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

U.S. PTO
09/801913
03/09/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日

Date of Application:

2000年 3月10日

出 願 番 号

Application Number:

特願2000-066262

出 願 人

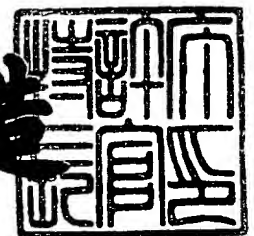
Applicant (s):

セイコーエプソン株式会社

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3074385

【書類名】 特許願

【整理番号】 PA04D210

【提出日】 平成12年 3月10日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H04N 1/387

【発明者】

【住所又は居所】 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内

【氏名】 竹内 啓佐敏

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100096817

【弁理士】

【氏名又は名称】 五十嵐 孝雄

【電話番号】 052-218-5061

【選任した代理人】

【識別番号】 100097146

【弁理士】

【氏名又は名称】 下出 隆史

【選任した代理人】

【識別番号】 100102750

【弁理士】

【氏名又は名称】 市川 浩

【選任した代理人】

【識別番号】 100109759

【弁理士】

【氏名又は名称】 加藤 光宏

【手数料の表示】

【予納台帳番号】 007847

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9502061

【包括委任状番号】 9904030

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 オーバレイ画像処理装置およびオーバレイ画像表示装置

【特許請求の範囲】

【請求項 1】 n 個 (n は 2 以上の整数) の画像信号が重ね合わされた 1 つのオーバレイ画像信号を生成するオーバレイ画像処理装置であって、

m 個 (m は 3 以上の整数) の画像信号のうちの 1 つの画像信号を基準画像信号として選択するとともに、 $n - 1$ 個の画像信号を重ね画像信号として選択する画像選択部と、

前記画像選択部で選択された n 個の画像信号をそれぞれ所望の解像度の画像を表す画像信号に変換する解像度変換部と、

前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる画像合成部と、を備える

オーバレイ画像処理装置。

【請求項 2】 請求項 1 記載のオーバレイ画像処理装置であって、

前記 m 個の画像信号のうちの少なくとも 1 つの画像信号は、コンピュータから出力される画像信号である、オーバレイ画像処理装置。

【請求項 3】 請求項 1 または請求項 2 記載のオーバレイ画像処理装置であって、

前記画像選択部は、前記 n 個の画像信号の任意の重なり順に従って前記 1 つの基準画像信号および前記 $n - 1$ 個の重ね画像信号を選択し、

前記画像合成部は、前記重なり順に従って前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる、オーバレイ画像処理装置。

【請求項 4】 請求項 1 ないし請求項 3 のいずれかに記載のオーバレイ画像処理装置であって、さらに、

前記画像選択部で選択された n 個の画像信号の少なくとも 1 つがインタレース画像信号である場合に、前記少なくとも 1 つのインタレース画像信号をノンインタレース画像信号に変換する走査変換部を備える、オーバレイ画像処理装置。

【請求項 5】 請求項 1 記載のオーバレイ画像処理装置であって、

前記画像合成部は、第 1 の画像信号に第 2 の画像信号を重ね合わせる 2 画像合

成部を n 段有し、

1 段目の 2 画像合成部は、前記基準画像信号を前記第 1 の画像信号とし、1 番目の重ね画像信号を前記第 2 の画像信号として受け取り、 i 段目 (i は 2 以上 n 以下) の 2 画像合成部は、 $i - 1$ 段目の 2 画像合成部の出力を前記第 1 の画像信号とし、 i 番目の重ね画像信号を前記第 2 の画像信号として受け取るように前記 n 段の 2 画像合成部が多段に接続されている、オーバーレイ画像処理装置。

【請求項 6】 n 個 (n は 2 以上の整数) の画像が重ね合わされた 1 つのオーバーレイ画像を表示するオーバーレイ画像表示装置であって、

n 個の画像信号が重ね合わされた 1 つのオーバーレイ画像信号を生成するオーバーレイ画像処理装置と、

前記 1 つのオーバーレイ画像信号の表す画像を表示する表示装置と、を備え、

前記オーバーレイ画像処理装置は、

m 個 (m は 3 以上の整数) の画像信号のうちの 1 つの画像信号を基準画像信号として選択するとともに、 $n - 1$ 個の画像信号を重ね画像信号として選択する画像選択部と、

前記画像選択部で選択された n 個の画像信号をそれぞれ所望の解像度の画像を表す画像信号に変換する解像度変換部と、

前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる画像合成部と、を備える

オーバーレイ画像表示装置。

【請求項 7】 請求項 6 記載のオーバーレイ画像表示装置であって、

前記 m 個の画像信号のうちの少なくとも 1 つの画像信号は、コンピュータから出力される画像信号である、オーバーレイ画像表示装置。

【請求項 8】 請求項 6 または請求項 7 記載のオーバーレイ画像表示装置であって、

前記画像選択部は、前記 n 個の画像信号の任意の重なり順に従って前記 1 つの基準画像信号および前記 $n - 1$ 個の重ね画像信号を選択し、

前記画像合成部は、前記重なり順に従って前記画像選択部で前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる、オーバーレイ画像表示装置

【請求項 9】 請求項 6 ないし請求項 8 のいずれかに記載のオーバーレイ画像表示装置であって、

前記オーバーレイ画像処理装置は、さらに、

前記画像選択部で選択された n 個の画像信号の少なくとも 1 つがインタレース画像信号である場合に、前記少なくとも 1 つのインタレース画像信号をノンインタレース画像信号に変換する走査変換部を備える、オーバーレイ画像表示装置。

【請求項 10】 請求項 6 記載のオーバーレイ画像表示装置であって、

前記画像合成部は、第 1 の画像信号に第 2 の画像信号を重ね合わせる 2 画像合成部を n 段有し、

1 段目の 2 画像合成部は、前記基準画像信号を前記第 1 の画像信号とし、1 番目の重ね画像信号を前記第 2 の画像信号として受け取り、 i 段目 (i は 2 以上 n 以下) の 2 画像合成部は、 $i - 1$ 段目の 2 画像合成部の出力を前記第 1 の画像信号とし、 i 番目の重ね画像信号を前記第 2 の画像信号として受け取るように前記 n 段の 2 画像合成部が多段に接続されている、オーバーレイ画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、オーバーレイ画像処理装置およびオーバーレイ画像表示装置に関する。

【0002】

【従来の技術】

プロジェクタ等の画像表示装置には、複数種類の異なる画像供給装置から供給される画像信号を同時に表示させることができるものがある。例えば、パーソナル・コンピュータで生成されたグラフィック画像上に、ビデオ・テープ・レコーダで再生された画像やビデオカメラで撮像された画像を複数重ね合わせて同時に表示させることができる。このように、1 つの画像（以下、「基準画像」と呼ぶ）上に他の画像（以下、「重ね画像」と呼ぶ）を重ね合わせることを「オーバーレイ」という。また、以下では、オーバーレイ表示された画像を「オーバーレイ画像」

と呼ぶ。

【 0 0 0 3 】

【発明が解決しようとする課題】

しかし、従来の画像表示装置では、複数の重ね画像の重ね合わせの順番（以下、「重なり順」と呼ぶ）を任意に選択する装置はあったが、基準画像まで任意に選択することができる装置はなかった。

【 0 0 0 4 】

この発明は、従来技術における上述の課題を解決するためになされたものであり、オーバーレイ画像の生成において基準画像を任意に選択することができる技術を提供することを目的とする。

【 0 0 0 5 】

【課題を解決するための手段およびその作用・効果】

上述の課題の少なくとも一部を解決するため、本発明のオーバーレイ画像処理装置は、

n 個（ n は 2 以上の整数）の画像信号が重ね合わされた 1 つのオーバーレイ画像信号を生成するオーバーレイ画像処理装置であって、

m 個（ m は 3 以上の整数）の画像信号のうちの 1 つの画像信号を基準画像信号として選択するとともに、 $n - 1$ 個の画像信号を重ね画像信号として選択する画像選択部と、

前記画像選択部で選択された n 個の画像信号をそれぞれ所望の解像度の画像を表す画像信号に変換する解像度変換部と、

前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる画像合成部と、を備えることを特徴とする。

【 0 0 0 6 】

本発明のオーバーレイ画像処理装置によればオーバーレイ画像信号を生成する際に、基準画像信号を任意に選択することができる。

【 0 0 0 7 】

なお、前記 m 個の画像信号のうちの少なくとも 1 つの画像信号は、コンピュータから出力される画像信号であるようにしてもよい。

【 0 0 0 8 】

上記オーバーレイ画像処理装置は、

前記画像選択部は、前記 n 個の画像信号の任意の重なり順に従って前記 1 つの基準画像信号および前記 $n - 1$ 個の重ね画像信号を選択し、

前記画像合成部は、前記重なり順に従って前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせることが好ましい。

【 0 0 0 9 】

このようにすれば、 n 個の画像信号から任意の重なり順のオーバーレイ画像信号を生成することができる。

【 0 0 1 0 】

なお、上記オーバーレイ画像処理装置は、さらに、

前記画像選択部で選択された n 個の画像信号の少なくとも 1 つがインタレース画像信号である場合に、前記少なくとも 1 つのインタレース画像信号をノンインタレース画像信号に変換する走査変換部を備えることが好ましい。

【 0 0 1 1 】

この構成によれば、インタレース画像信号をノンインタレース画像信号に容易に変換することができる。

【 0 0 1 2 】

また、上記オーバーレイ画像処理装置は、

前記画像合成部は、第 1 の画像信号に第 2 の画像信号を重ね合わせる 2 画像合成部を n 段有し、

1 段目の 2 画像合成部は、前記基準画像信号を前記第 1 の画像信号とし、1 番目の重ね画像信号を前記第 2 の画像信号として受け取り、 i 段目 (i は 2 以上 n 以下) の 2 画像合成部は、 $i - 1$ 段目の 2 画像合成部の出力を前記第 1 の画像信号とし、 i 番目の重ね画像信号を前記第 2 の画像信号として受け取るように前記 n 段の 2 画像合成部が多段に接続されていることが好ましい。

【 0 0 1 3 】

上記構成によれば、 n 段の 2 画像合成部を用いて容易に n 個の画像信号を重ね合わせる画像合成部を構成することができる。

【 0 0 1 4 】

また、本発明のオーバーレイ画像表示装置は、

n 個 (n は 2 以上の整数) の画像が重ね合わされた 1 つのオーバーレイ画像を表示するオーバーレイ画像表示装置であって、

n 個の画像信号が重ね合わされた 1 つのオーバーレイ画像信号を生成するオーバーレイ画像処理装置と、

前記 1 つのオーバーレイ画像信号の表す画像を表示する表示装置と、を備え、

前記オーバーレイ画像処理装置は、

m 個 (m は 3 以上の整数) の画像信号のうちの 1 つの画像信号を基準画像信号として選択するとともに、 $n - 1$ 個の画像信号を重ね画像信号として選択する画像選択部と、

前記画像選択部で選択された n 個の画像信号をそれぞれ所望の解像度の画像を表す画像信号に変換する解像度変換部と、

前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる画像合成部と、を備えることを特徴としている。

【 0 0 1 5 】

本発明のオーバーレイ画像表示装置は、本発明のオーバーレイ画像処理装置を備えているので、本発明のオーバーレイ画像処理装置と同様の作用・効果を得ることができる。

【 0 0 1 6 】

【発明の実施の形態】

A. 第 1 実施例：

A 1. 画像表示装置の構成：

図 1 は、この発明の第 1 実施例としての画像表示装置の概略構成を示すブロック図である。この画像表示装置は、オーバーレイ画像処理装置としてのオーバーレイ画像処理部 10 と、表示装置としての液晶パネル 20 および液晶パネル駆動部 30 と、を備えている。なお、液晶パネル駆動部 30 は、表示装置内ではなくオーバーレイ画像処理装置内に備えるようにしてもよい。

【 0 0 1 7 】

オーバーレイ画像処理部 1 0 から出力されたオーバーレイ画像信号 O V D は、液晶パネル駆動部 3 0 に供給される。液晶パネル駆動部 3 0 は、オーバーレイ画像信号 O V D に基づいて液晶パネル 2 0 を駆動するための駆動信号 S V D を生成し、液晶パネル 2 0 に供給する。液晶パネル 2 0 は、図示しない照明装置による照明光を駆動信号 S V D に従って変調することにより、オーバーレイ画像信号 O V D に応じたオーバーレイ画像を形成する。ユーザは、液晶パネル 2 0 を直視することにより、形成されたオーバーレイ画像を視認することができる。

【 0 0 1 8 】

なお、液晶パネル 2 0 に形成された画像を投写するための投写光学系を設けて、プロジェクタを構成することもできる。この場合には、液晶パネル 2 0 に形成された画像が投写表示される。

【 0 0 1 9 】

A 2. オーバレイ画像処理部の構成：

図 2 は、オーバーレイ画像処理部 1 0 の概略構成を示すブロック図である。オーバーレイ画像処理部 1 0 は、3 つのデジタルデコーダ 1 1 0, 1 1 2, 1 1 4 と、セクタ 1 1 6 と、2 つの解像度変換部 1 1 8, 1 2 0 と、オーバーレイ (O V L) 部 1 3 0 と、制御部 1 3 4 とを備えている。各ブロックは、制御部 1 3 4 からの指示に従って動作する。

【 0 0 2 0 】

第 1 のデジタルデコーダ 1 1 0 には、コンピュータから供給される画像信号（以下、「コンピュータ信号」と呼ぶ）V P C (A) が入力される。第 1 のデジタルデコーダ 1 1 0 は、アナログのコンピュータ信号 V P C (A) をデジタルのコンピュータ信号 V P C (D) に変換する機能を有している。

【 0 0 2 1 】

図 3 は、第 1 のデジタルデコーダ 1 1 0 の概略構成を示すブロック図である。第 1 のデジタルデコーダ 1 1 0 は、A D 変換部 2 0 2 と、P L L 部 2 0 4 とを備えている。コンピュータ信号 V P C (A) は、アナログの画像信号（以下、「R G B 信号」と呼ぶ）A R G B p c および 2 つの同期信号（水平同期信号 H D p c, 垂直同期信号 V D p c）を含んでいる。R G B 信号 A R G B p c は、赤色 (R

、緑色（G）、青色（B）の明るさを示す3つの色信号を有している。PLL部204は、水平同期信号HD_{pc}に同期したクロック信号SCLK_{pc}を生成する。AD変換部202は、アナログのRGB信号ARGB_{pc}をクロック信号SCLK_{pc}に従って量子化し、デジタルのRGB信号DRGB_{pc}に変換する。クロック信号SCLK_{pc}は、RGB信号DRGB_{pc}の画素周波数を示す画素クロック信号に相当する。

【0022】

以上のように、第1のデジタルデコーダ110は、アナログのコンピュータ信号VPC（A）をデジタルのコンピュータ信号VPC（D）に変換する。なお、デジタルのコンピュータ信号VPC（D）には、デジタルのRGB信号DRGB_{pc}と、水平同期信号HD_{pc}と、垂直同期信号VD_{pc}と、クロック信号SCLK_{pc}とが含まれている。

【0023】

図2の第2と第3のデジタルデコーダ112，114には、ビデオ・テープ・レコーダやビデオ・カメラ等から出力される画像信号（以下、「テレビジョン信号」と呼ぶ）VS1（A），VS2（A）が入力される。第2と第3のデジタルデコーダ112，114は、アナログのテレビジョン信号VS1（A），VS2（A）をデジタルのテレビジョン信号VS1（D），VS2（D）に変換する機能を有している。テレビジョン信号には、コンポジット信号や輝度／色差コンポーネント信号等の種々の信号がある。図2の例は、2つのテレビジョン信号VS1（A），VS2（A）がコンポジット信号の場合を例に説明している。

【0024】

図4は、第2のデジタルデコーダ112の概略構成を示す説明図である。第2のデジタルデコーダ112は、クロック生成部206と、同期分離部208と、タイミング制御部210と、AD変換部212と、RGB変換部214とを備えている。クロック生成部206は、アナログのテレビジョン信号VS1（A）をデジタルのテレビジョン信号VS1（D）に変換するための基準となるクロック信号RCLKを生成する。同期分離部208はテレビジョン信号VS1（A）から水平同期信号HD_{vs1}および垂直同期信号VD_{vs1}を分離する。タイミン

グ制御部 2 1 0 は、クロック信号 R C L K や水平同期信号 H D v s 1、垂直同期信号 V D v s 1 に基づいて、A D 変換部 2 1 2 や R G B 変換部 2 1 4 の動作を制御する。A D 変換部 2 1 2 は、テレビジョン信号 V S 1 (A) をタイミング制御部 2 1 0 から供給されるクロック信号 S C L K v s 1 に従って量子化する。R G B 変換部 2 1 4 は、A D 変換部 2 1 2 で量子化されたデジタルのコンポジット信号をデジタルの R G B 信号 D R G B v s 1 に変換する。以上のように、第 2 のデジタルデコーダ 1 1 2 は、アナログのテレビジョン信号 V S 1 (A) をデジタルのテレビジョン信号 V S 1 (D) に変換する。なお、デジタルのテレビジョン信号 V S 1 (D) には、デジタルの R G B 信号 D R G B v s 1 と、水平同期信号 H D v s 1 と、垂直同期信号 V D v s 1 と、クロック信号 S C L K v s 1 とが含まれている。

【 0 0 2 5 】

第 2 のデジタルデコーダ 1 1 2 としては、市販のデジタル・ビデオ・デコーダ回路を用いることができる。例えば、フィリップス社製 S A A 7 1 1 4 を利用することができる。

【 0 0 2 6 】

なお、上述の例では、アナログのテレビジョン信号 V S 1 (A)、V S 2 (A) がコンポジット信号であるとして説明しているが、輝度／色差コンポーネント信号等の他の信号である場合も、これに応じたデジタル・ビデオ・デコーダ I C 等を利用すれば容易に実現可能である。

【 0 0 2 7 】

なお、第 3 のデジタルデコーダ 1 1 4 は第 2 のデジタルデコーダ 1 1 2 と同様であるので説明を省略する。

【 0 0 2 8 】

図 2 のセクタ 1 1 6 は、3 つのデジタル化された画像信号 V P C (D)、V S 1 (D)、V S 2 (D) のうち 2 つの画像信号を任意に選択する機能を有している。そして、選択された一方の画像信号を基準画像信号 S D 1 0 とし、他方を重ね画像信号 S D 2 0 とする機能を有している。すなわち、セクタ 1 1 6 は、本発明の画像選択部に相当する。

【 0 0 2 9 】

第 1 の解像度変換部 1 1 8 は基準画像信号 S D 1 0 の表す画像の解像度を変換し、基準画像信号 S D 1 として出力し、第 2 の解像度変換部 1 2 0 は重ね画像信号 S D 2 0 の表す画像の解像度を変換し、重ね画像信号 S D 2 として出力する機能を有している。すなわち、第 1 の解像度変換部 1 1 8 および第 2 の解像度変換部 1 2 0 は、本発明の解像度変換部に相当する。

【 0 0 3 0 】

図 5 は、第 1 の解像度変換部 1 1 8 の概略構成を示すブロック図である。第 1 の解像度変換部 1 1 8 は、I P 変換部 2 1 6 と拡大／縮小部 2 1 8 とを備えている。I P 変換部 2 1 6 は、入力される基準画像信号 S D 1 0 がインタレース方式の画像信号である場合に、その画像信号をノンインタレース（プログレッシブ）方式の画像信号に変換する機能を有しており、本発明の走査変換部に相当する。拡大／縮小部 2 1 8 は、入力される画像信号の表す画像を拡大または縮小することにより画像の解像度を変換する。この I P 変換部 2 1 6 や拡大／縮小部 2 1 8 としては、種々の一般的な回路を利用することができる。なお、これら 2 つの解像度変換部 1 1 8, 1 2 0 の機能については後述する。

【 0 0 3 1 】

図 2 の O V L 部 1 3 0 は、第 1 の解像度変換部 1 1 8 から出力された基準画像信号 S D 1 の上に、第 2 の解像度変換部 1 2 0 から出力された重ね画像信号 S D 2 を重ね合わせて、オーバーレイ画像信号 O V D を生成する機能を有している。図 6 は、O V L 部 1 3 0 の概略構成を示すブロック図である。O V L 部 1 3 0 は、メモリ書込み制御部 2 2 0 と、メモリ制御部 2 2 2 と、メモリ 2 2 4 と、メモリ読出し制御部 2 2 6 と、画質制御部 2 2 8 と、オン・スクリーン・ディスプレイ（O S D）制御部 2 3 0 と、メモリ 2 3 2 とを備えている。

【 0 0 3 2 】

基準画像信号 S D 1 の表す画像データは、メモリ書込み制御部 2 2 0 によってメモリ制御部 2 2 2 を介してメモリ 2 2 4 に順に書込まれる。重ね画像信号 S D 2 の表す画像データは、メモリ書込み制御部 2 2 0 内に備えられるバッファ 2 2 0 B に一旦格納される。そして、重ね画像データに対応するメモリ 2 2 4 の領域

への書込みの際に、バッファ 2 2 0 B から読み出されてメモリ 2 2 4 に書込まれる。

【 0 0 3 3 】

メモリ 2 2 4 に記憶されている画像データは、メモリ読出し制御部 2 2 6 によってメモリ制御部 2 2 2 を介して読み出される。読み出された画像データは、画質制御部 2 2 8 においてコントラスト、ブライトネス等の画質の調整が施される。そして、OSD 制御部 2 3 0 において、メモリ 2 3 2 に記憶されているデータに従って、メニュー画面等（以下、「OSD 画像」と呼ぶ）の画像データが合成されて、オーバーレイ画像信号 OVD として出力される。なお、OSD 画像が表示されない場合には、OSD 画像の画像データは合成されない。

【 0 0 3 4 】

なお、OVL 部 1 3 0 としては、一般的なオーバーレイ回路を利用することができる。例えば、米国ピクセル・ワークス社（PIXEL WORKS 社）製の PW 3 6 4 を用いることができる。

【 0 0 3 5 】

OVL 部 1 3 0 から出力されたオーバーレイ画像信号 OVD の表す画像は、上述したように液晶パネル 2 0 に表示される。

【 0 0 3 6 】

A 3. オーバレイ処理：

図 7 は、OVL 部 1 3 0 のメモリ 2 2 4 に書込まれる画像データについて示す説明図である。以下では、オーバーレイ画像処理部 1 0 のオーバーレイ処理について説明するために、以下のように仮定する。コンピュータ信号 VPC (D) は、図 7 (A) に示すように 8 0 0 × 6 0 0 画素の解像度を有する画像データを有しているとする。また、テレビジョン画像信号 VS 1 (D) は、図 7 (B) に示すように 3 2 0 × 2 4 0 画素の解像度を有する画像データを有しているとする。同様に、テレビジョン画像信号 VS 2 (D) も、図 7 (C) に示すように 3 2 0 × 2 4 0 画素の解像度を有する画像データを有しているとする。そして、セレクタ 1 1 6 (図 2) において、基準画像信号 SD 1 0 としてコンピュータ信号 VPC (D) が選択され、重ね画像信号 SD 2 0 としてテレビジョン信号 VS 1 (D) が

選択されているとする。また、液晶パネル20（図1）の表示解像度は1024×768画素の解像度を有しており、基準画像信号SD10の表す画像が液晶パネル20の画面全体に表示され、重ね画像信号SD2の表す画像がそのうち640×480画素の解像度で基準画像の上に重ねて表示されるとする。

【0037】

図7（A）の基準画像信号SD10の表す画像は、第1の解像度変換部118（図2）において液晶パネル20の解像度に等しくなるように、図7（D）に示すように解像度変換されて、基準画像信号SD1として出力される。ここでは、800×600画素の画像を1024×768画素の画像に拡大する。

【0038】

図7（B）の重ね画像信号SD20の表す画像は、第2の解像度変換部120（図2）において実際の重ね合わせられる画面サイズに等しくなるように、図7（E）に示すように解像度変換されて、重ね画像信号SD2として出力される。ここでは、320×240画素の画像を640×480画素の画像に拡大する。

【0039】

基準画像信号SD1の表す画像データは、上述したように、OVL部130のメモリ書込み制御部220によってメモリ224に書込まれる。一方、重ね画像信号SD2の表す画像データも、メモリ224中の対応する領域に書込まれる。このようにして、図7（F）に示すように、メモリ224には、基準画像信号SD1の表す画像データ上の対応する領域に重ね画像信号SD2の表す画像データが書込まれる。

【0040】

従って、このようにしてメモリ224に書込まれた画像データを順に読み出して液晶パネル20に供給することにより、基準画像信号SD1の表す画像上に重ね画像信号SD2の表す画像を重ね合わせて、オーバーレイ表示を行うことができる。

【0041】

なお、オーバーレイ画像処理部10においては、セレクタ116において基準画像信号および重ね画像信号を3つの入力される画像信号の中から任意に選択する

ことができるため、図 8 に示すように、6 通りのオーバーレイ表示が可能である。図 8 (A) は、コンピュータ信号 V P C を基準画像信号 S D 1 とし、テレビジョン信号 V S 1 を重ね画像信号 S D 2 として、コンピュータ信号 V P C の表す画像の上にテレビジョン信号 V S 1 の表す画像を重ねた場合を示している。すなわち、基準画像信号を 1 番目とする重ね順をコンピュータ信号 V P C、テレビジョン信号 V S 1 とした場合を示している。図 8 (B) は、重ね順をコンピュータ信号 V P C、テレビジョン信号 V S 2 として、コンピュータ信号 V P C の表す画像の上にテレビジョン信号 V S 2 の表す画像を重ねた場合を示している。図 8 (C) は、重ね順をテレビジョン信号 V S 1、テレビジョン信号 V S 2 として、テレビジョン信号 V S 1 の表す画像の上にテレビジョン信号 V S 2 の表す画像を重ねた場合を示している。図 8 (D) は、重ね順をテレビジョン信号 V S 1、コンピュータ信号 V P C として、テレビジョン信号 V S 1 の表す画像の上にコンピュータ信号 V P C の表す画像を重ねた場合を示している。図 8 (E) は、重ね順をテレビジョン信号 V S 2、テレビジョン信号 V S 1 として、テレビジョン信号 V S 2 の表す画像の上にテレビジョン信号 V S 1 の表す画像を重ねた場合を示している。図 8 (F) は、重ね順をテレビジョン信号 V S 2、コンピュータ信号 V P C として、テレビジョン信号 V S 2 の表す画像の上にコンピュータ信号 V P C の表す画像を重ねた場合を示している。

【 0 0 4 2 】

以上、説明したように本実施例の画像表示装置は、3 つの画像信号のうち、1 つを基準画像信号として任意に選択し、残りの 2 つの画像信号のうち 1 つを重ね画像信号として任意に選択し、選択された基準画像信号の上に選択された重ね画像信号を重ねて表示することが可能である。

【 0 0 4 3 】

なお、本実施例は、3 つの画像信号から 1 つの基準画像信号と 1 つの重ね画像信号を選択する場合を例に説明しているが、4 つ以上の画像信号から 1 つの基準画像信号と 1 つの重ね画像信号を選択するようにすることも可能である。

【 0 0 4 4 】

また、本実施例では、コンピュータ信号と、テレビジョン信号を入力画像信号

とした場合を例に説明しているが、すべてテレビジョン信号あるいはすべてコンピュータ信号とする場合であってもよい。すなわち、種々の画像信号の組み合わせにおいて本発明を適用することが可能である。また、本実施例では、アナログの画像信号が入力される場合を例に説明しているが、デジタルの画像信号が入力される場合にも適用することが可能である。これらの場合には、入力される画像信号の種類に応じたデコーダを各信号の入力に備えるようにすればよい。

【 0 0 4 5 】

本実施例のオーバレイ画像処理部 1 0 は、2つのデジタルデコーダ 1 1 2, 1 1 4 を有している。ただし、このような構成の代わりに、オーバレイ画像処理部 1 0 が、1つのデジタルデコーダと、そのデジタルデコーダの前段に設けられ、テレビジョン信号 V S 1 (A) と V S 2 (A) のどちらかを選択するスイッチとを有するようにしてもよい。

【 0 0 4 6 】

B. 第 2 実施例：

図 9 は、第 2 実施例におけるオーバレイ画像処理装置としてのオーバレイ画像処理部 1 0 A の概略構成を示すブロック図である。第 2 実施例のオーバレイ画像処理部 1 0 A は、第 1 実施例のオーバレイ画像処理部 1 0 の第 1 のデジタルデコーダ 1 1 0 をバッファ 1 1 0 A に、第 2 と第 3 のデジタルデコーダ 1 1 2, 1 1 4 を第 1 と第 2 のアナログデコーダ 1 1 2 A, 1 1 4 A に、2つの解像度変換部 1 1 8, 1 2 0 を2つの解像度変換部 1 1 8 A, 1 2 0 A に置き換えた構成を示している。

【 0 0 4 7 】

バッファ 1 1 0 A は、コンピュータ信号 V P C (A) をセレクタ 1 1 6 に入力する。第 1 と第 2 のアナログデコーダ 1 1 2 A, 1 1 4 A は、テレビジョン信号 V S 1 (A), V S 2 (A) の信号形式をアナログのコンポジット信号からアナログの R G B 信号および同期信号（水平および垂直同期信号）に変換する。アナログデコーダとしては市販の種々の I C を用いることができる。例えば、フィリップス社製 T D A 9 3 2 1 を利用することができる。

【 0 0 4 8 】

図 1 0 は、第 1 の解像度変換部 1 1 8 A の概略構成を示すブロック図である。第 1 の解像度変換部 1 1 8 A は、A D 変換部 2 4 0 と、P L L 部 2 4 2 と、I P 変換部 2 4 4 とを備えている。セレクタ 1 1 6 で選択された基準画像信号 S D 1 0 には、アナログの R G B 信号 A R G B (A R G B p c または A R G B v s 1 または A R G B v s 2) と水平同期信号 H D (H D p c または H D v s 1 または H D v s 2) と垂直同期信号 V D (V D p c または V D v s 1 または V D v s 2) を含んでいる。P L L 部 2 4 2 は、水平同期信号 H D に同期し、R G B 信号 A R G B の画素クロックに相当するクロック信号 S C L K を生成する。A D 変換部 2 4 0 は、アナログの R G B 信号 A R G B をクロック信号 S C L K に同期して量子化し、デジタルの R G B 信号 D R G B に変換する。A D 変換部 2 4 0 で量子化される 1 つの画像信号は、R G B 信号の表す画像の 1 画素に相当する。従って、P L L 部 2 4 2 で生成されるクロック信号 S C L K の周波数を変化させることにより、量子化される R G B 信号の表す画像の画素数、すなわち、解像度を変化させることができる。なお、I P 変換部 2 4 4 は、解像度変換部 1 1 8 (図 5) の I P 変換部 2 1 6 と同様に、入力される基準画像信号 S D 1 0 がインタレース方式の画像信号である場合に、その画像信号をノンインタレース (プログレッシブ) 方式の画像信号に変換する。

【 0 0 4 9 】

以上のように第 1 の解像度変換部 1 1 8 A は、基準画像信号 S D 1 0 に含まれるアナログの R G B 信号 A R G B をデジタルの R G B 信号 D R G B に変換するとともに、R G B 信号の表す画像の解像度を変換する。第 2 の解像度変換部 1 2 0 A も同様である。

【 0 0 5 0 】

図 9 に示す第 2 実施例のオーバーレイ画像処理部 1 0 A も第 1 実施例のオーバーレイ画像処理部 1 0 と同様に、3 つの画像信号のうち、1 つを基準画像信号として任意に選択し、残りの 2 つの画像信号のうち 1 つを重ね画像信号として任意に選択する。そして、選択された基準画像信号の上に選択された重ね画像信号を重ねてオーバーレイ画像信号を生成することができる。従って、このオーバーレイ画像処理部 1 0 A を適用して画像表示装置を構成することにより、基準画像が任意に選

択されたオーバーレイ画像を表示することができる。なお、本実施例においても、第1実施例で説明した種々の変形が可能である。

【0051】

本実施例のオーバーレイ画像処理部10Aは、2つのアナログデコーダ112A、114Aを有している。ただし、このような構成の代わりに、オーバーレイ画像処理部10Aが、1つのアナログデコーダと、そのアナログデコーダの前段に設けられ、テレビジョン信号VS1(A)とVS2(A)のどちらかを選択するスイッチとを有するようにしてもよい。

【0052】

C. 第3実施例：

図11は、第3実施例におけるオーバーレイ画像処理装置としてのオーバーレイ画像処理部10Bの概略構成を示すブロック図である。第3実施例のオーバーレイ画像処理部10Bは、第1実施例のオーバーレイ画像処理部10のセレクタ116をセレクタ116Aに置き換えた構成を有している。セレクタ116Aは、3つの画像信号VPC(D)、VS1(D)、VS2(D)のうち1つを基準画像信号SD10とし、1つを重ね画像信号SD20とし、1つを重ね画像信号SD30として選択する機能を有している。

【0053】

また、オーバーレイ画像処理部10Bは、第1実施例のオーバーレイ画像処理部10に、重ね画像信号SD30の表す画像の解像度を変換する解像度変換部122を追加した構成を有している。この解像度変換部122は、他の解像度変換部118、120と同じであり、解像度変換された第2の重ね画像信号SD3を出力する。さらに、オーバーレイ画像処理部10Bは、OVL部132を追加した構成を有している。そして、基準画像信号SD1および第1の重ね画像信号SD2を第2のOVL部132に入力し、第2のOVL部132の出力信号OD1および第2の重ね画像信号SD3をOVL部130に入力するようにしている。OVL部132は、OVL部130(図6)から画質制御部228と、OSD制御部230と、メモリ232とを省略した構成を有している。もちろん、OVL部130と同じものを用いることも可能である。

【 0 0 5 4 】

本実施例のオーバーレイ画像処理部 1 0 B においては、セクタ 1 1 6 において基準画像信号および重ね画像信号を 3 つの入力される画像信号の中から任意に選択することができるので、任意の優先順位で 3 つの画像をオーバーレイ表示することができる。具体的には、図 1 2 に示すように、3 つの画像を 6 通りの重ね順（基準画像、重ね画像 S D 1、重ね画像 S D 2 の順）でオーバーレイ表示することができる。図 1 2（A）は、重ね順をコンピュータ信号 V P C、テレビジョン V S 1、テレビジョン信号 V S 2 とした場合を示し、図 1 2（B）は、重ね順をコンピュータ信号 V P C、テレビジョン信号 V S 2、テレビジョン信号 V S 1 とした場合を示している。図 1 2（C）は、重ね順をテレビジョン信号 V S 1、テレビジョン信号 V S 2、コンピュータ信号 V P C とした場合を示し、図 1 2（D）は、重ね順をテレビジョン信号 V S 1、コンピュータ信号 V P C、テレビジョン信号 V S 2 とした場合を示している。図 1 2（E）は、重ね順をテレビジョン信号 V S 2、テレビジョン信号 V S 1、コンピュータ信号 V P C とした場合を示し、図 1 2（F）は、重ね順をテレビジョン信号 V S 2、コンピュータ信号 V P C、テレビジョン信号 V S 1 とした場合を示している。

【 0 0 5 5 】

以上、説明したように第 2 実施例のオーバーレイ画像処理部 1 0 B も、第 1 実施例のオーバーレイ画像処理部 1 0 と同様に、3 つの画像信号のうち、1 つを基準画像信号として任意に選択し、残りの 2 つの画像信号を重ね画像信号として任意に選択することができる。そして、選択された基準画像信号の上に選択された 2 つの重ね画像信号を任意の優先順位で重ねてオーバーレイ画像信号を生成することができる。すなわち、3 つの画像信号を任意の重ね順で重ねてオーバーレイ画像信号を生成することができる。そして、このオーバーレイ画像処理部 1 0 B を適用して画像表示装置を構成することにより、3 つの画像信号の表す画像を任意の重ね順で重ねたオーバーレイ画像を表示することができる。

【 0 0 5 6 】

なお、本実施例は、入力される 3 つの画像信号を任意の重ね順で重ねる合わせる場合を例に説明しているが、これに限定されるものではない。例えば、4 つ以

上の画像信号を任意の重ね順で重ね合わせるように構成することも可能である。また、4つ以上の画像信号から3つの画像信号を選択して、3つの画像信号を任意の重ね順で重ね合わせるように構成することも可能である。すなわち、 m 個（ m は3以上の整数）の画像信号のうちの1つの画像信号を基準画像信号として選択するとともに、 $n-1$ 個（ n は2以上の整数）の画像信号を重ね画像信号として選択して、 n 個の画像信号を任意の重ね順で重ね合わせるようにする構成とすることも可能である。このようにすれば、入力される m 個の画像信号の中から任意の n 個の画像信号を選択し、選択された n 個の画像信号を任意の重ね順で重ね合わせることが可能である。

【0057】

D. 第4実施例：

図13は、第4実施例におけるオーバーレイ画像処理装置としてのオーバーレイ画像処理部10Cの概略構成を示すブロック図である。第4実施例のオーバーレイ画像処理部10Bは、第3実施例のオーバーレイ画像処理部10Bの2つのOVL部130、132を1つのOVL部130Aに置き換えた構成を有しており、この点を除いてオーバーレイ画像処理部10Bと同じである。

【0058】

OVL部130Aは、3つの画像入力信号を基準画像信号SD1、第1の重ね画像信号SD2、第2の重ね画像信号SD3の重ね順に重ね合わせる回路であり、入力信号が3つである点を除いてOVL部130と同じである。

【0059】

本実施例のオーバーレイ画像処理部10Cにおいても、第3実施例のオーバーレイ画像処理部10Bと同様に、3つの画像信号を任意の重ね順で重ね合わせてオーバーレイ画像信号OVDを生成することができる。そして、このオーバーレイ画像処理部10Cを適用して画像表示装置を構成することにより、3つの画像信号の表す画像を任意の重ね順で重ねたオーバーレイ画像を表示することができる。

【0060】

但し、本実施例の場合は、重ね合わせる画像信号の数に応じた入力が可能な専用のOVL部が必要である。一方、第3実施例の場合、2入力のOVL部を複数

利用することによって用意に複数の画像信号を重ね合わせるOVL部を構成することができる。2入力のOVL部としては、上述したような市販の回路を用意に利用することができるので、第3実施例のほうが第4実施例に比べてオーバーレイ画像処理部の構成が容易である。

【0061】

なお、この発明は上記の実施例や実施形態に限られるものではなく、その要旨を逸脱しない範囲において種々の態様において実施することが可能である。例えば次のような変形も可能である。

【0062】

(1) 上記実施例は、画像信号としてアナログの画像信号が入力される場合を例に説明しているが、デジタルの画像信号が入力される場合においても、本発明を適用可能である。

【0063】

(2) 上記実施例では、液晶パネルを用いた画像表示装置に本発明の画像処理装置を適用した例を説明しているが、これに限定されるものではない。プラズマディスプレイ等の他のフラットパネルを用いた表示装置にも適用可能である。

【0064】

(3) 上記実施例1、3および4において、オーバーレイ画像処理部10、10Bおよび10Cは、デコーダとしてデジタルデコーダ110、112および114だけを有している。同様に、実施例2のオーバーレイ画像処理部10Aは、デコーダとしてアナログデコーダ112Aおよび114Aだけを有している。ただし、そのような構成の代わりに、画像処理部10、10A、10Bまたは10Cが、デジタルデコーダとアナログデコーダとを混在して有した構成であっても、図8または図12に示すような表示が実現できる。

【図面の簡単な説明】

【図1】

第1実施例としての画像表示装置の概略構成を示すブロック図である。

【図2】

オーバーレイ画像処理部10の概略構成を示すブロック図である。

【図 3】

第 1 のデジタルデコーダ 1 1 0 の概略構成を示すブロック図である。

【図 4】

第 2 のデジタルデコーダ 1 1 2 の概略構成を示す説明図である。

【図 5】

第 1 の解像度変換部 1 1 8 の概略構成を示すブロック図である。

【図 6】

O V L 部 1 3 0 の概略構成を示すブロック図である。

【図 7】

O V L 部 1 3 0 のメモリ 2 2 4 に書込まれる画像データについて示す説明図である。

【図 8】

2 つの画像を 6 通りの重ね順でオーバーレイ表示した場合の例を示す説明図である。

【図 9】

第 2 実施例におけるオーバーレイ画像処理装置としてのオーバーレイ画像処理部 1 0 A の概略構成を示すブロック図である。

【図 1 0】

第 1 の解像度変換部 1 1 8 A の概略構成を示すブロック図である。

【図 1 1】

第 3 実施例におけるオーバーレイ画像処理装置としてのオーバーレイ画像処理部 1 0 B の概略構成を示すブロック図である。

【図 1 2】

3 つの画像を 6 通りの重ね順でオーバーレイ表示した場合の例を示す説明図である。

【図 1 3】

第 4 実施例におけるオーバーレイ画像処理装置としてのオーバーレイ画像処理部 1 0 C の概略構成を示すブロック図である。

【符号の説明】

1 0 … オーバレイ画像処理部
1 0 A … オーバレイ画像処理部
1 0 B … オーバレイ画像処理部
1 0 C … オーバレイ画像処理部
2 0 … 液晶パネル
3 0 … 液晶パネル駆動部
1 1 0, 1 1 2, 1 1 4 … デジタルデジタルデコーダ
1 1 0 A … バッファ
1 1 2 A, 1 1 4 A … アナログデコーダ
1 1 6 … セレクタ
1 1 6 A … セレクタ
1 1 8, 1 2 0 … 解像度変換部
1 1 8 A, 1 2 0 A … 解像度変換部
1 2 2 … 解像度変換部
1 3 0, 1 3 2 … O V L 部
1 3 0 A … O V L 部
1 3 4 … 制御部
2 0 2 … A D 変換部
2 0 4 … P L L 部
2 0 6 … クロック生成部
2 0 8 … 同期分離部
2 1 0 … タイミング制御部
2 1 2 … A D 変換部
2 1 4 … R G B 変換部
2 1 6 … I P 変換部
2 1 8 … 拡大／縮小部
2 2 0 … メモリ書込み制御部
2 2 0 B … バッファ
2 2 2 … メモリ制御部

2 2 4 … メモリ

2 2 6 … メモリ読出し制御部

2 2 8 … 画質制御部

2 3 0 … O S D 制御部

2 3 2 … メモリ

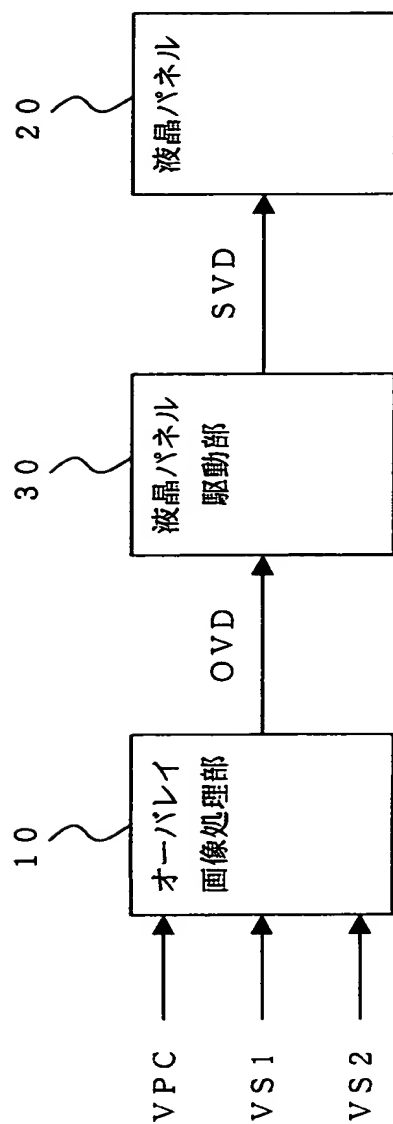
2 4 0 … A D 変換部

2 4 2 … P L L 部

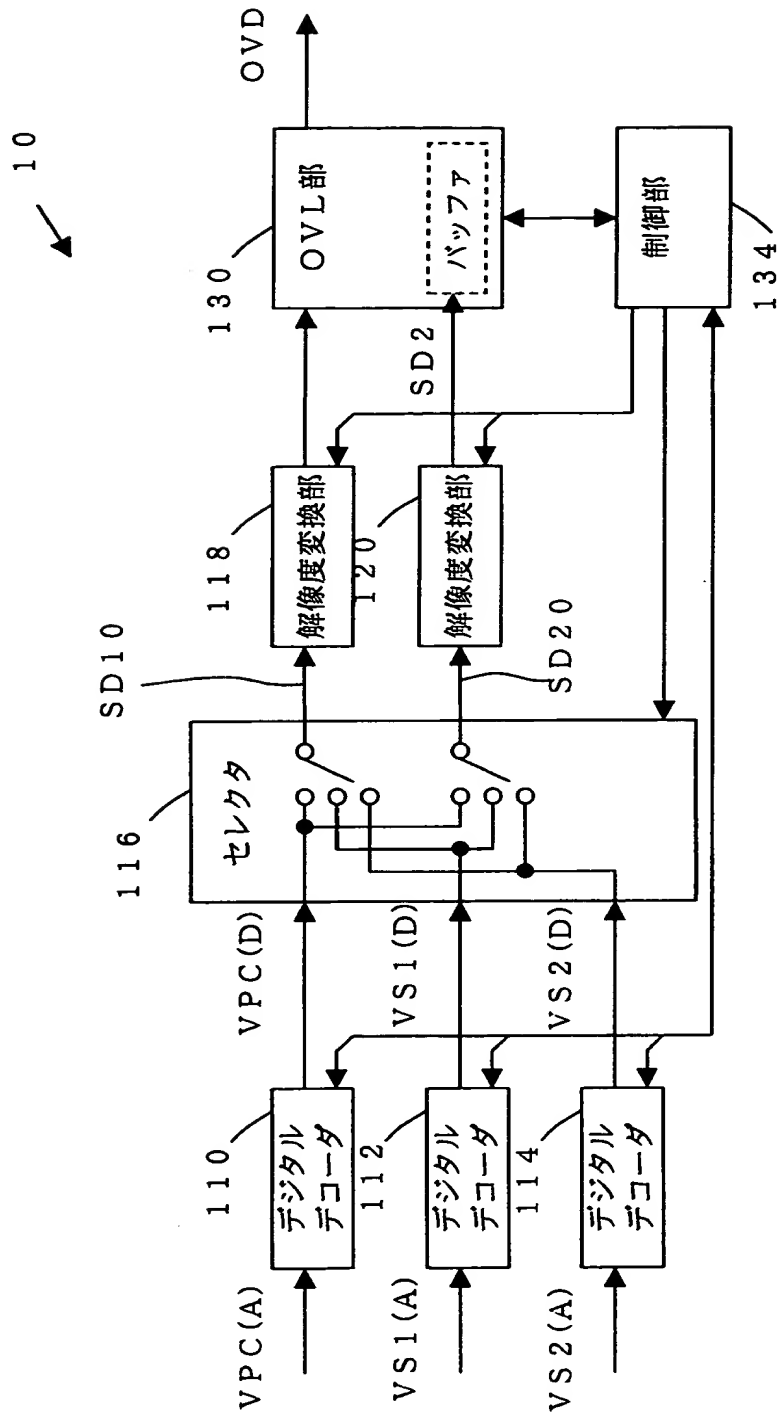
2 4 4 … I P 変換部

【書類名】 図面

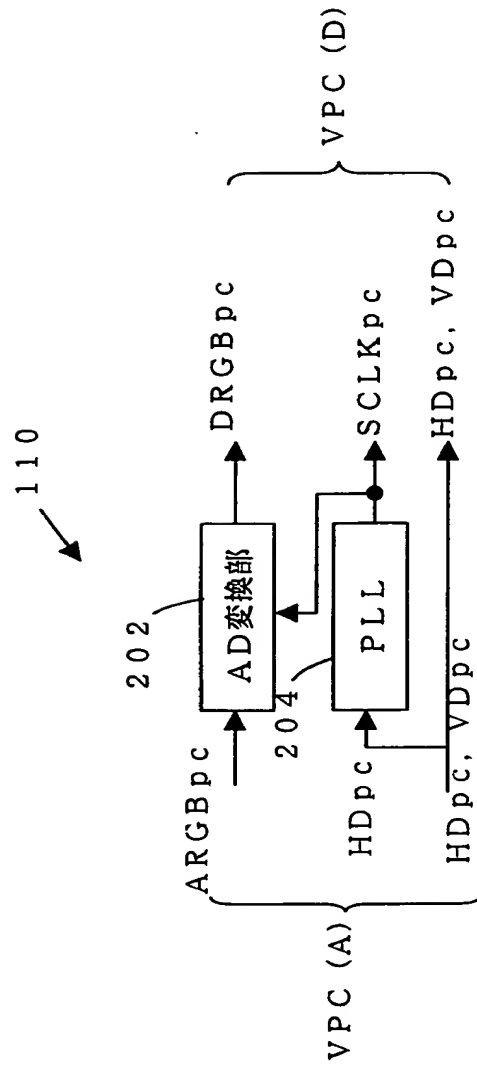
【図1】



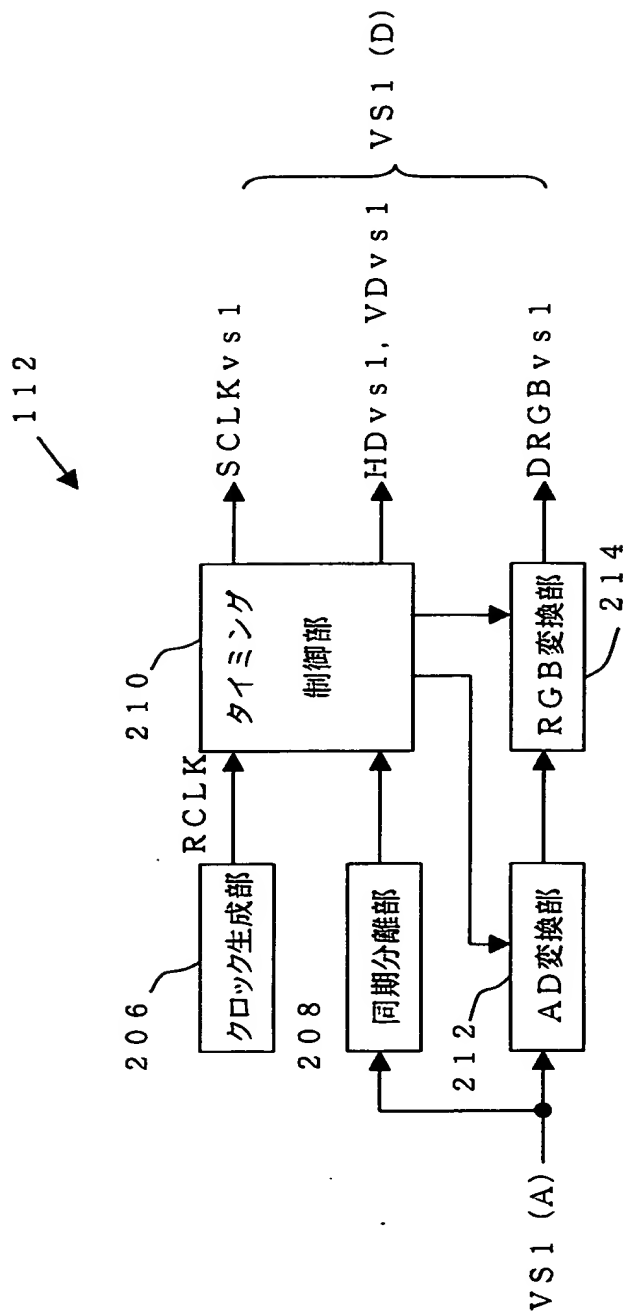
【図2】



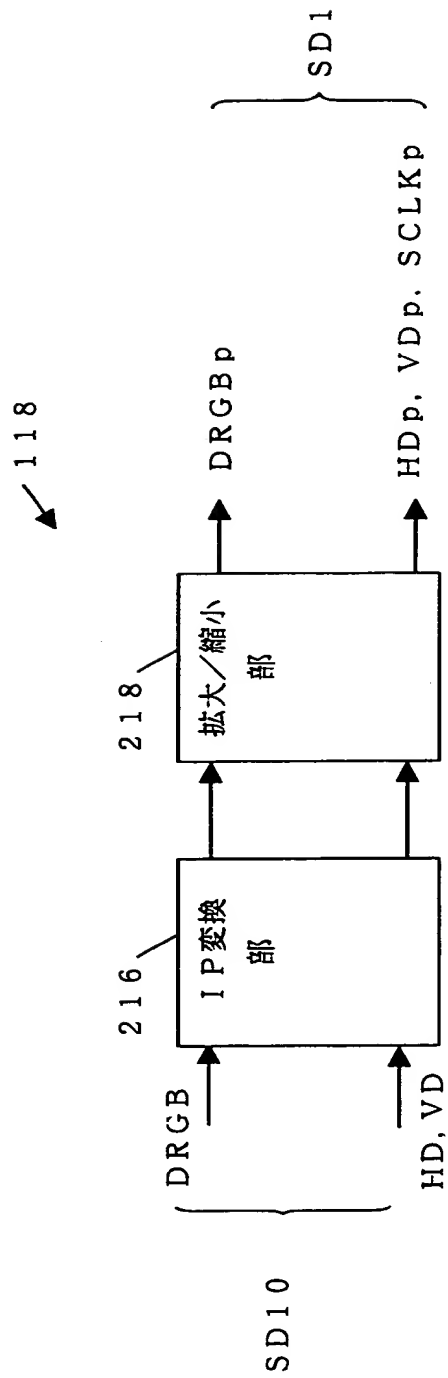
【図 3】



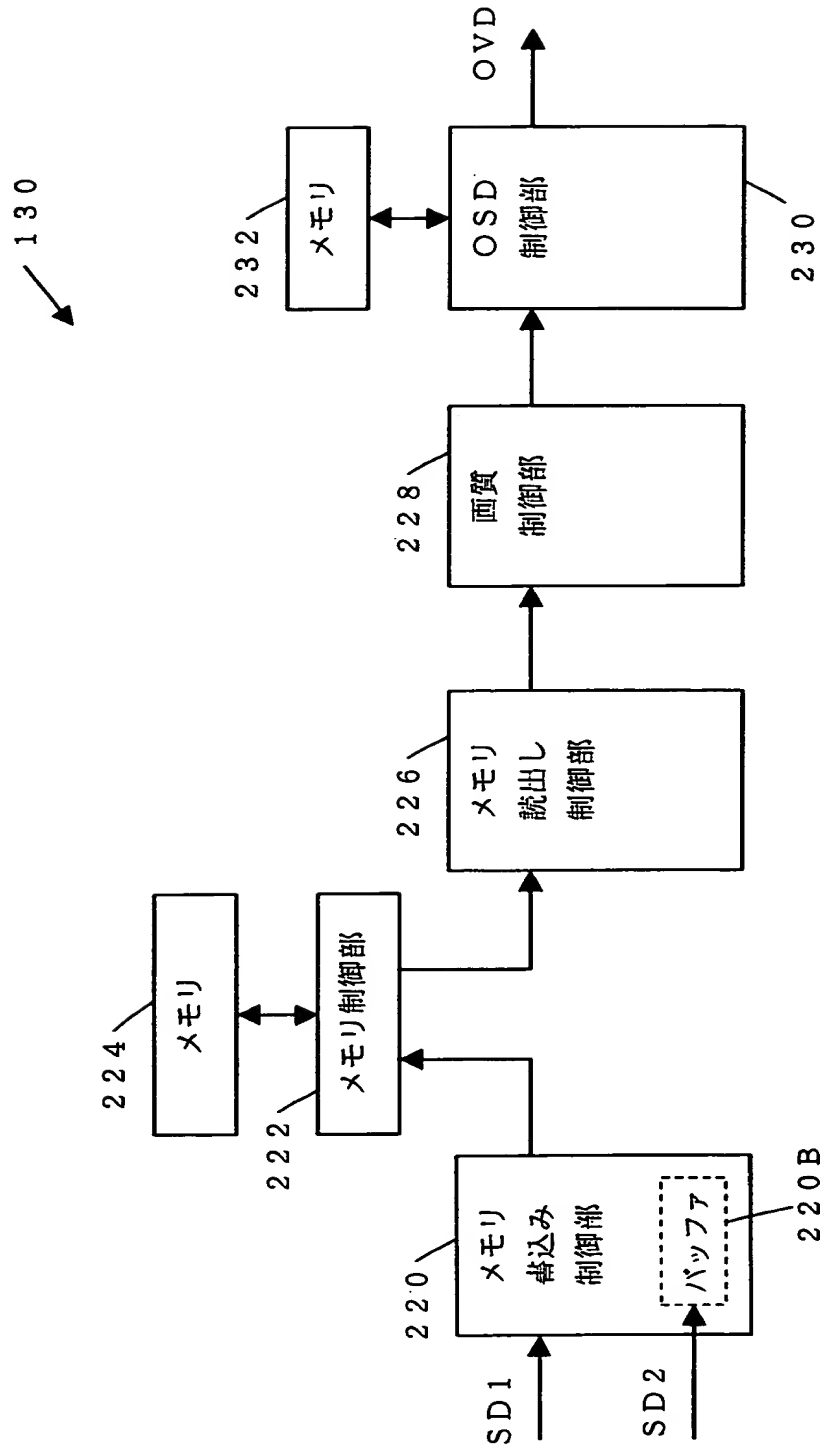
【図 4】



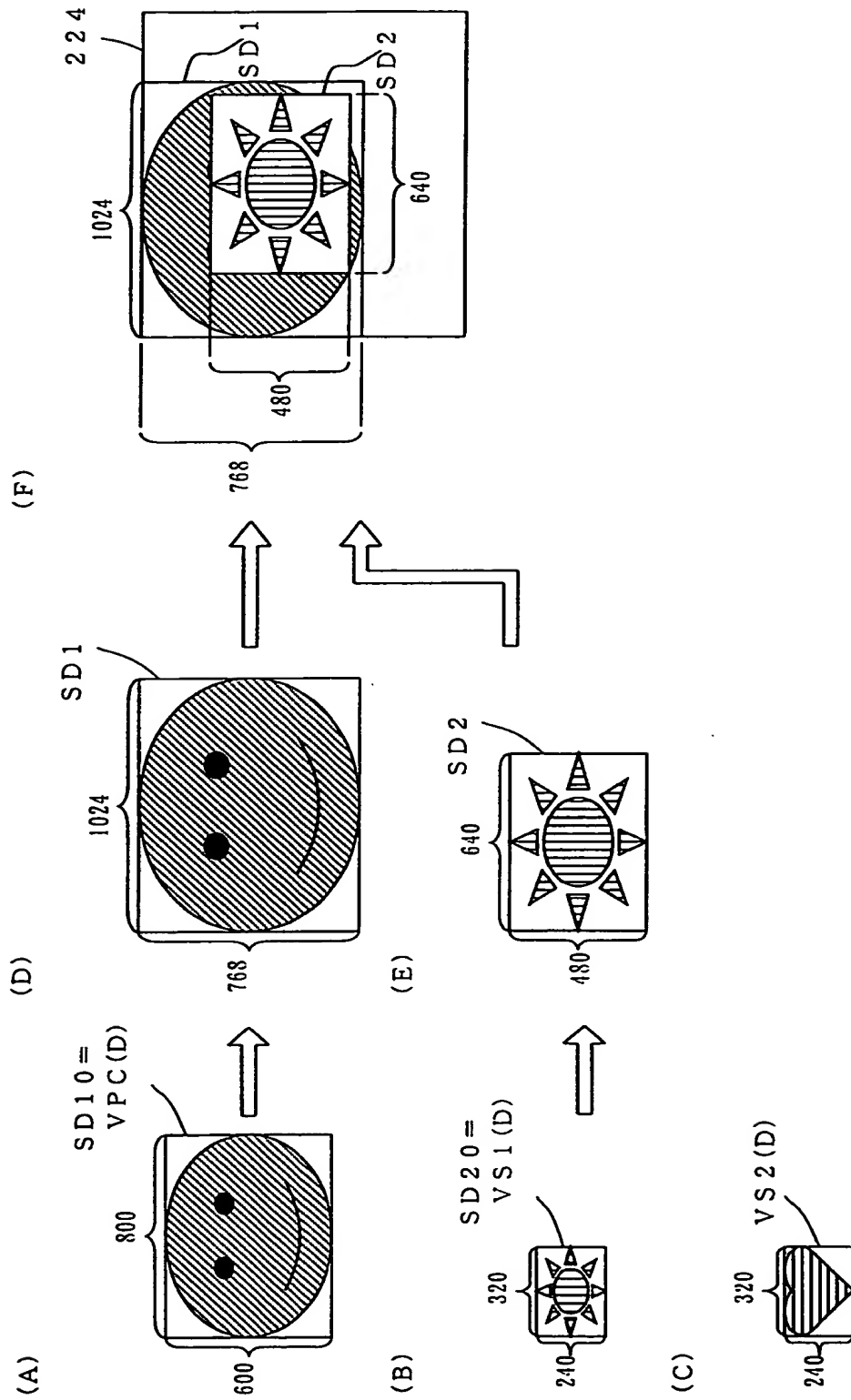
【図 5】



【図 6】

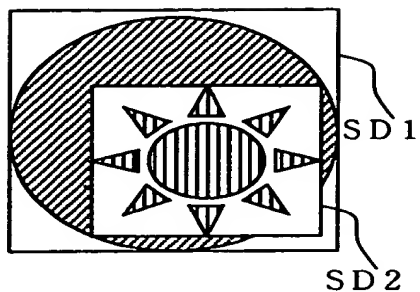


【図 7】

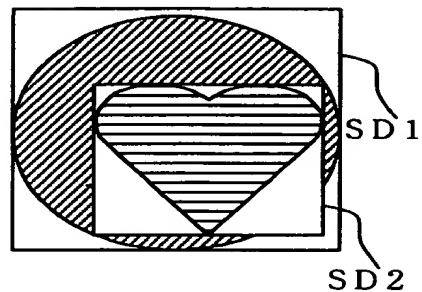


【図8】

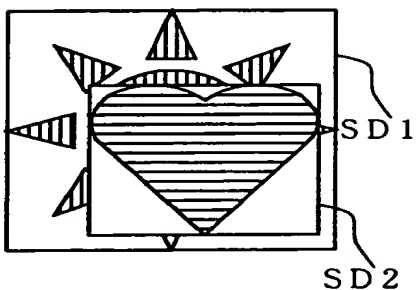
(A) SD1:VPC, SD2:VS1



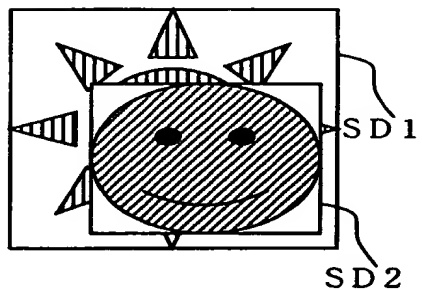
(B) SD1:VPC, SD2:VS2



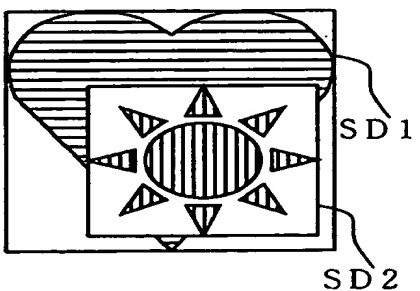
(C) SD1:VS1, SD2:VS2



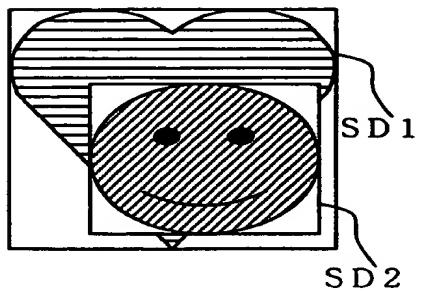
(D) SD1:VS1, SD2:VPC



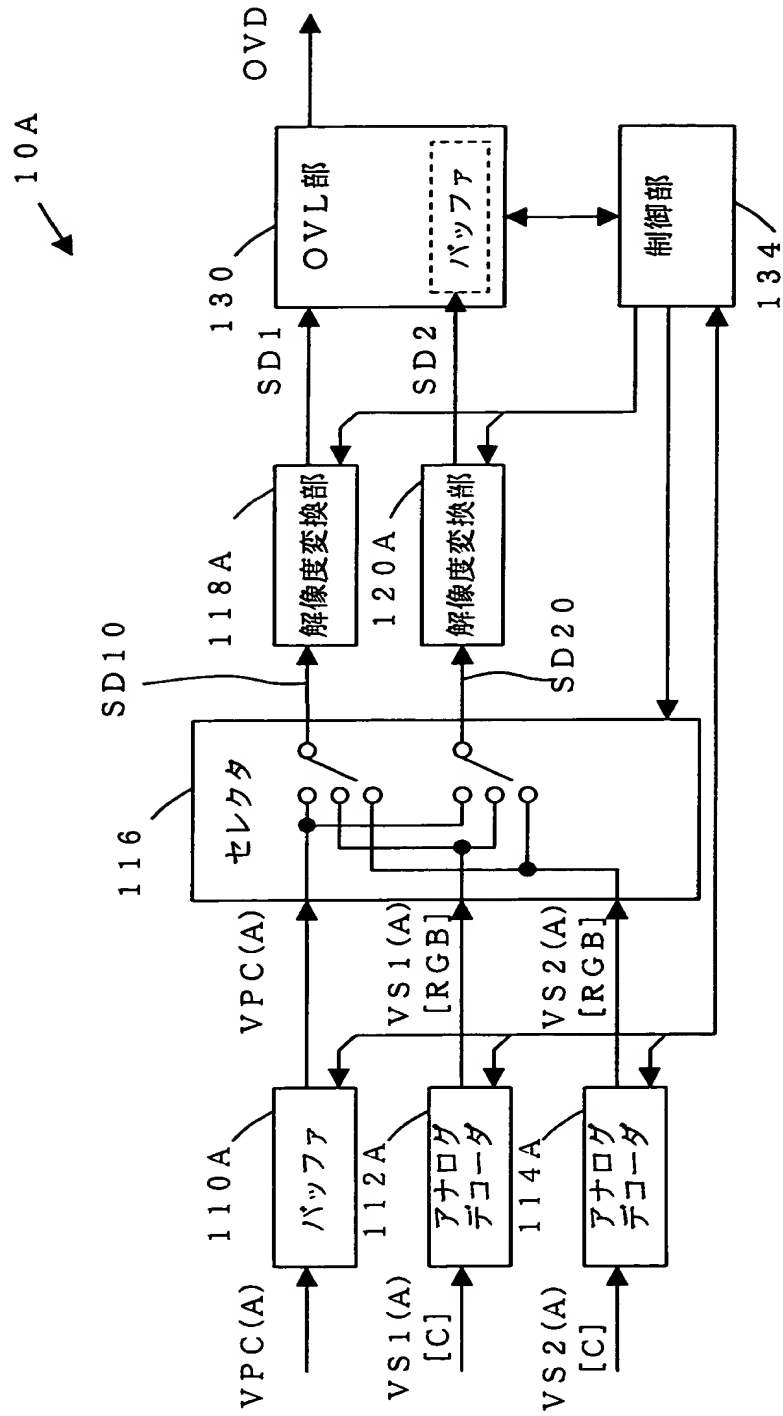
(E) SD1:VS2, SD2:VS1



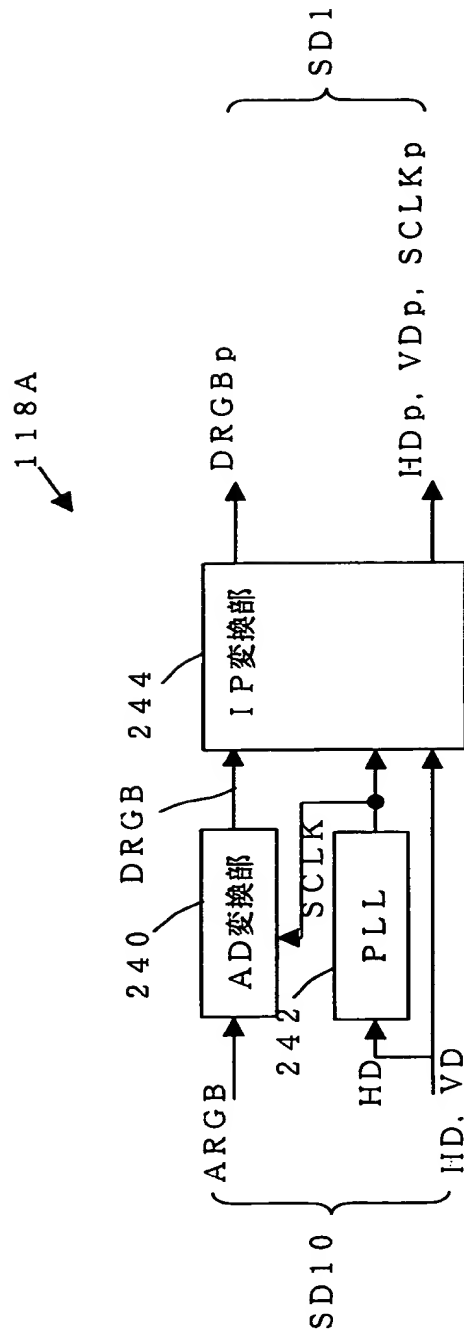
(F) SD1:VS2, SD2:VPC



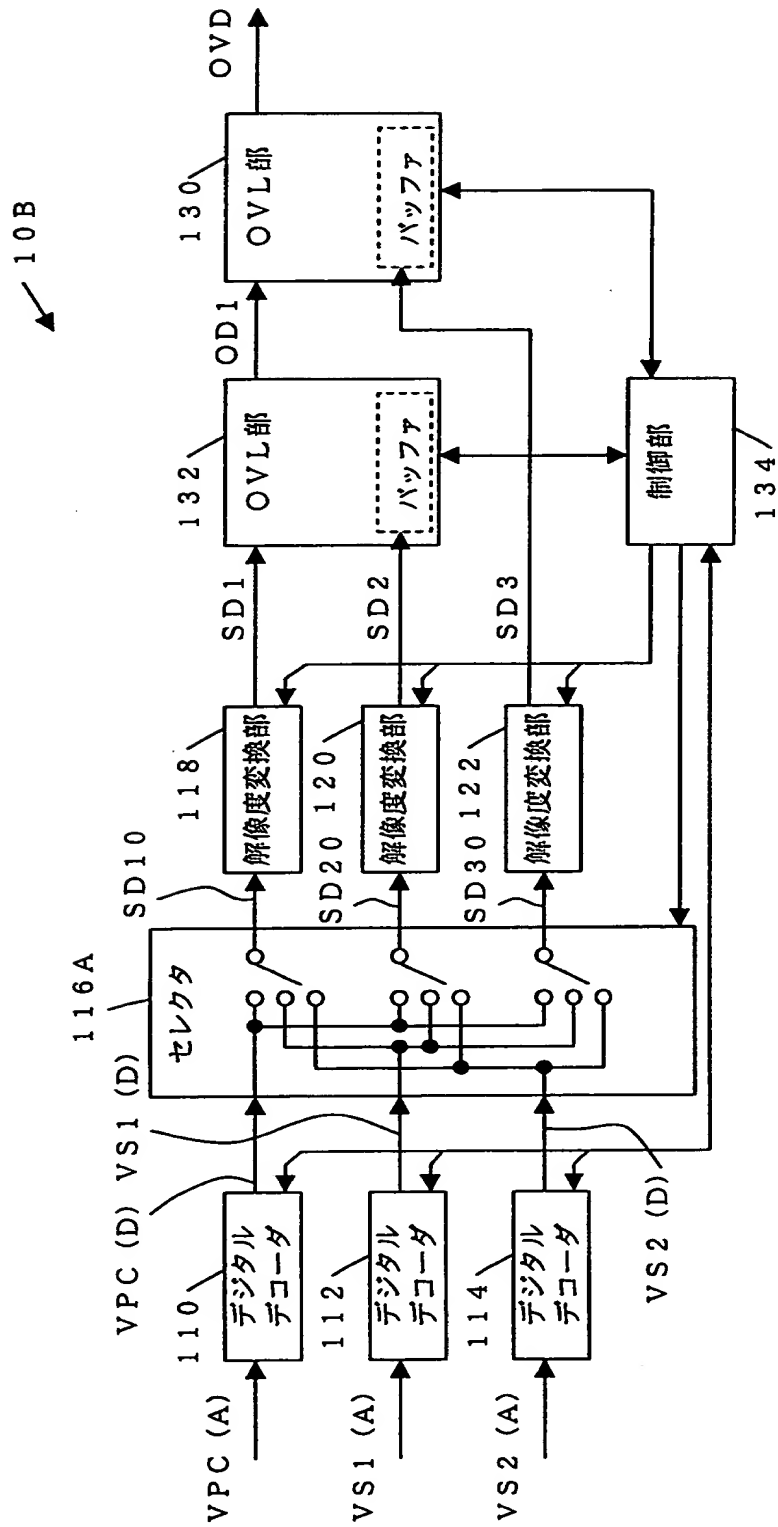
【図9】



【図 1 0】

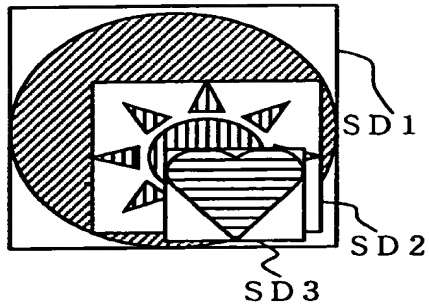


【図11】

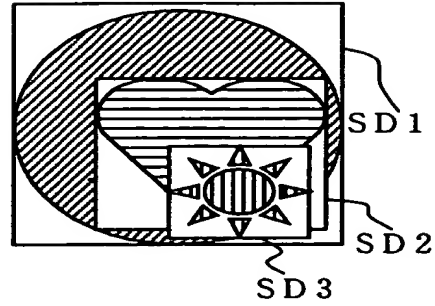


【図12】

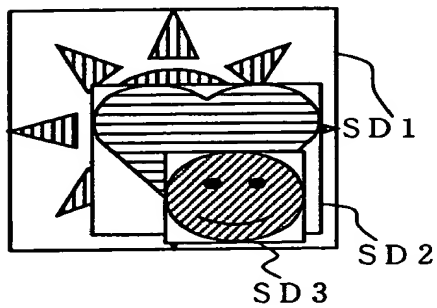
(A) SD1:VPC, SD2:VS1
SD3:VS2



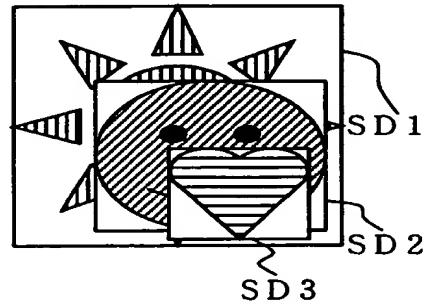
(B) SD1:VPC, SD2:VS2
SD3:VS1



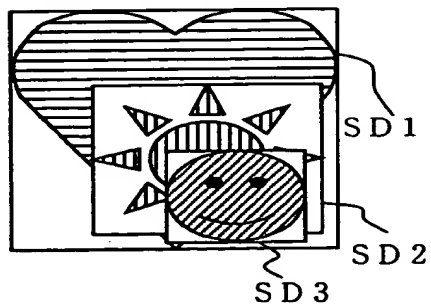
(C) SD1:VS1, SD2:VS2
SD3:VPC



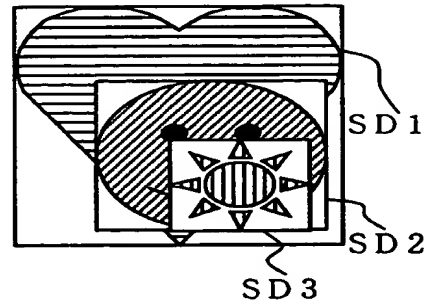
(D) SD1:VS1, SD2:VPC
SD3:VS2



(E) SD1:VS2, SD2:VS1
SD3:VPC

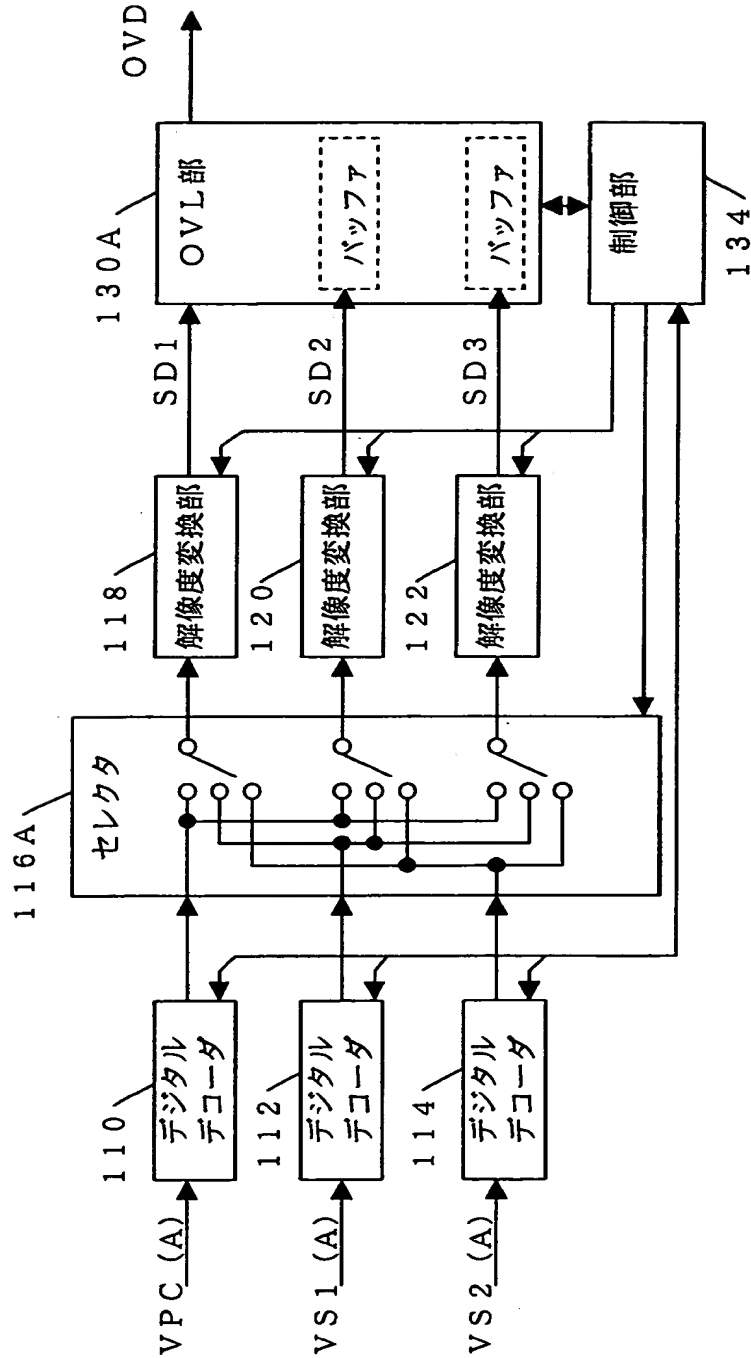


(F) SD1:VS2, SD2:VPC
SD3:VS1



【図13】

10C



【書類名】 要約書

【要約】

【課題】 オーバレイ画像の生成において基準画像を任意に選択する。

【解決手段】 n 個 (n は 2 以上の整数) の画像信号が重ね合わされた 1 つのオーバレイ画像信号を生成するオーバレイ画像処理装置は、 m 個 (m は 3 以上の整数) の画像信号のうちの 1 つの画像信号を基準画像信号として選択するとともに、 $n - 1$ 個の画像信号を重ね画像信号として選択する画像選択部と、前記画像選択部で選択された n 個の画像信号をそれぞれ所望の解像度の画像を表す画像信号に変換する解像度変換部と、前記 1 つの基準画像信号に前記 $n - 1$ 個の重ね画像信号を重ね合わせる画像合成部と、を備える。

【選択図】 図 2

【書類名】 手続補正書
 【整理番号】 PAD21001
 【提出日】 平成12年 5月16日
 【あて先】 特許庁長官 近藤 隆彦 殿
 【事件の表示】

【出願番号】 特願2000- 66262

【補正をする者】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100096817

【弁理士】

【氏名又は名称】 五十嵐 孝雄

【電話番号】 052-218-5061

【手続補正 1】

【補正対象書類名】 特許願

【補正対象項目名】 発明者

【補正方法】 変更

【補正の内容】

【発明者】

【住所又は居所】 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内

【氏名】 竹内 啓佐敏

【発明者】

【住所又は居所】 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内

【氏名】 中村 和喜

【その他】 発明者の氏名の記載に遺漏がありましたので、更正すべく手続補正書を提出します。 特願2000-6626

2（発明の名称「オーバーレイ画像処理装置およびオーバーレイ画像表示装置」）にかかる発明は、竹内啓佐敏および中村和喜の2名による共同発明でしたが、代理人が特許願を作成する際、出願人から預かった書類に記載された発明者である中村和喜の表示を見落とし、その記載を遺漏したものです。発明者の遺漏が生じた原因は、以上の通りであって意図してされたものではありません。

【プルーフの要否】 要

認定・付加情報

| | |
|---------|------------------|
| 特許出願の番号 | 特願 2000-066262 |
| 受付番号 | 50000602831 |
| 書類名 | 手続補正書 |
| 担当官 | 松田 伊都子 8901 |
| 作成日 | 平成 12 年 6 月 23 日 |

<認定情報・付加情報>

【補正をする者】

【識別番号】

000002369

【住所又は居所】

東京都新宿区西新宿 2 丁目 4 番 1 号

【氏名又は名称】

セイコーエプソン株式会社

【代理人】

申請人

【識別番号】

100096817

【住所又は居所】

名古屋市中区錦 1 丁目 3 番 2 号 中央伏見ビル 3

階 明成国際特許事務所

【氏名又は名称】

五十嵐 孝雄

出 願 人 履 歴 情 報

識別番号 [000002369]

| | |
|----------|------------------|
| 1. 変更年月日 | 1990年 8月20日 |
| [変更理由] | 新規登録 |
| 住 所 | 東京都新宿区西新宿2丁目4番1号 |
| 氏 名 | セイコーエプソン株式会社 |